

# Hybrider 16-bit-D-A-Wandler DAC 4071 aus Hermsdorf

Dr.-Ing. MARTIN SCHÜTZ

## Funktionsweise und allgemeiner Aufbau

Der DAC 4071 ist ein hybrider 16-bit-Digital-Analog-Wandler mit einem max. Fehler unter  $\pm 0,003\%$  des Gesamtumsetzungsbereiches (FSR).

Der Anwender kann aus sechs verschiedenen Untertypen den für seinen konkreten Anwendungsfall vorteilhaftesten auswählen. Die Wandler werden, wie die Tafel 1 zeigt, als Strom- oder Spannungsmodelle mit unterschiedlichen Ausgangsbereichen und Eingangskodierungen gefertigt. Ihr Einsatz lohnt sich überall dort, wo die Genauigkeit entlang der gesamten Wandlerkennlinie sowohl absolut als auch von Schritt zu Schritt garantiert werden muß.

Das schaltungstechnische Konzept des DAC 4071 beruht auf der Verwendung von geregelten umschaltbaren Präzisionsstromquellen [1] in Verbindung mit hochstabilen Dünnschichtwiderstandnetzwerken (Bild 1).

Die Stromquellen sind monolithisch integriert und beinhalten neben den eigentlichen Stromquellen die Stromumschaltung. Die einzelnen Stromquellen liefern die gewichteten und vorsummierten Ströme auf einen Kettenleiter. Der daraus folgende Wandlerausgangsstrom  $I_{out}$  ist bei den Typen mit Stromausgang direkt an Pin 21 verfügbar. Bei den Spannungstypen schließt sich eine Strom-Spannungswandlung mit einem internen Operationsverstärker an. Die Digitaleingänge sind TTL- und CMOS-kompatibel.

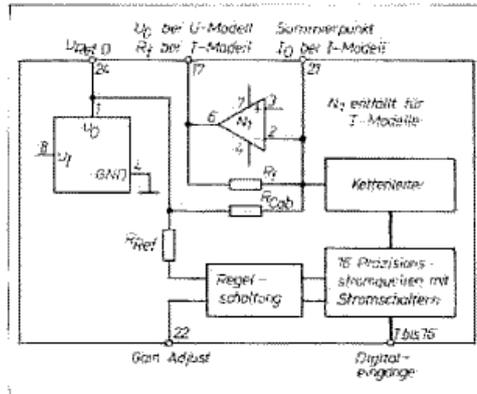


Bild 1: Blockschaltbild des DAC 4071

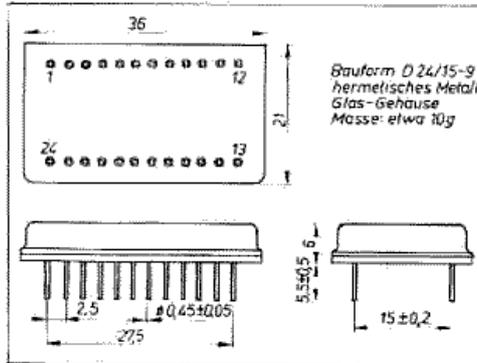


Bild 2: Abmessungen des DAC 4071

Tafel 1: DAC-4071-Typenübersicht

Typ	Eingangskode/Betriebsart	Ausgang
COBU	Complementary Offset Binary	-10...10V
COBI	Complementary Binary	1...-1 mA
CBI	Complementary Binary	0...10V
CBI	Complementary Binary	0...-2 mA
CCDU	Complementary Coded Decimal	0...10V
CCDI	Complementary Coded Decimal	0...1,25 mA

Als Bezugsnormal arbeitet der DAC 4071 mit einer internen Referenzspannungsquelle von 10,00V und einem Temperaturkoeffizienten von  $\pm 5 \cdot 10^{-6}/K$ . Diese Referenz kann an Pin 24 vom Anwender auch für andere Aufgaben genutzt werden. Die Genauigkeiten für die absolute (integrale) und differentielle Linearität werden durch einen Laserfunktionsabgleich erreicht. Der max. Fehler von  $< 0,003\%$  (FSR) wird, ausgehend von einer Umgebungstemperatur von 25°C, mit einem Temperaturkoeffizienten von typisch  $1 \cdot 10^{-6}/K$  eingehalten. Damit ist eine Monotonie von 15 bit garantiert. Der DAC 4071 wird in einem hermetischen Metallgehäuse geliefert, das auch sehr hohen Anforderungen gerecht wird (Bild 2, Tafel 2). Er ist pin-kompatibel zum international weitverbreiteten Typ der 14-bit-Genauigkeitsklasse (DAC)71.

In den Tafeln 3 bis 6 sind wichtige technische Daten angegeben, sie gelten nach einer Betriebszeit von mindestens 10 min.

Auf der Basis eines durchgängigen Systems der Qualitätskontrolle vom Wareneingang über Zwischenkontrollen und Belastungstests bis zur Endkontrolle bürgt der Hersteller für die Qualität der D-A-Wandler aus Hermsdorf.

## Allgemeine Applikationshinweise

Der DAC 4071 wandelt ein digitales Eingangssignal mit einem max. Fehler von  $\pm 0,003\%$  des Gesamtumsetzungsbereiches (FSR) in eine Spannung bzw. einen Strom um. Damit diese hohe Genauigkeit durch den Anwender voll genutzt werden kann, ist eine sorgfältige Schaltungs- und Layoutentwicklung notwendig. Hierzu die wichtigsten Hinweise:

- Die digitalen Steuereingänge des D-A-Wandlers sind invertierende Eingänge, d. h.  $L = U_{CC3}$ ,  $H = 0V$ .
- Durch den Anwender ist Sorge zu tragen, daß von seiten der 5-V-Logikversorgung mit Hilfe anderer Baugruppen

### Anstiegsgeschwindigkeit (Slew Rate) der Ausgangsgröße:

Verhältnis zwischen der Änderung der Ausgangsspannung bzw. des Ausgangsstromes und der dafür benötigten Zeit bei entsprechend großen Änderungen an den digitalen Eingängen des Wandlers, meist zwischen Offset und Fullscale. Wird in  $V/\mu s$  angegeben.

**Arbeitstemperatur:** Hier der Bereich der Umgebungstemperatur  $\vartheta_a$ , in dem der Wandler vorherrschend dauerhaft betrieben werden sollte. Die Umgebungstemperatur ist i. allg. von der Gehäusetemperatur  $\vartheta_c$  (Case

Temperature) des Hybridschaltkreises verschieden. Für diesen Bereich gelten, wenn nicht anders angeführt, die elektrischen Parameter des Wandlers.

**Auflösung (Resolution n):** Ist gleich der Anzahl der digitalen Eingänge des D-A-Wandlers, wobei jeder Eingang einen anderen Ausgangswert hervorruft. Ein D-A-Wandler mit einer Auflösung von n kann ein n bit breites binäres Eingangswort verarbeiten und in einen entsprechenden Ausgangswert umformen ( $2^n$  verschiedene Ausgangswerte). Über die Genauigkeit, diese Ausgangs-

werte betreffend, wird hierbei keine Aussage gemacht. Die max. Auflösung beträgt 1 LSB.

**Betriebsspannungsabhängigkeit einer elektrischen Größe des D-A-Wandlers:** Prozentuale Abweichung der Größe bei prozentualer Änderung der Betriebsspannung, z. B. prozentuale Abweichung des Fullscale bei prozentualer Änderung einer der Betriebsspannungen bei gleichzeitigem Konstanthalten der weiteren Betriebsspannungen  $PSS = (\Delta FSR / FSR) : (\Delta U_{CCX} / U_{CCX})$

**Betriebstemperatur (Operating Temperature):** Hier der Bereich

der Umgebungstemperatur (Ambient Temperature)  $\vartheta_a$ , in dem Wandler als elektronisches Bauelement ohne zu erwartende Schädigung dauerhaft betrieben werden kann. Über die Datenhaltigkeit in diesem Bereich werden keine Garantien gemacht, sie gelten eingeschränkt.

**Differentielle Linearität (Differential Linearity):** Differenz zwischen benachbarten Ausgangsspannungswerten bzw. -stromwerten auf der Verbindungslinie (Straight Line) zwischen Offset- und Fullscale-Wert. Sie beträgt genau 1 LSB. Die Abweichung von diesem

Tafel 2: Anschlußbelegungen des DAC 4071

Pin	Bedeutung	Beschreibung
1	Bit 1	Digitaleingang (MSB) $2^{15}$
2	Bit 2	Digitaleingang $2^{14}$
3	Bit 3	Digitaleingang $2^{13}$
4	Bit 4	Digitaleingang $2^{12}$
5	Bit 5	Digitaleingang $2^{11}$
6	Bit 6	Digitaleingang $2^{10}$
7	Bit 7	Digitaleingang $2^9$
8	Bit 8	Digitaleingang $2^8$
9	Bit 9	Digitaleingang $2^7$
10	Bit 10	Digitaleingang $2^6$
11	Bit 11	Digitaleingang $2^5$
12	Bit 12	Digitaleingang $2^4$
13	Bit 13	Digitaleingang $2^3$
14	Bit 14	Digitaleingang $2^2$
15	Bit 15	Digitaleingang $2^1$
16	Bit 16	Digitaleingang (LSB) $2^0$
17	$U_O$	Verstärkerausgang (Spannungsausgang $U_O$ bei CBU, COBU, CCDU; Anschluß $R_L$ bei CBI, COBI, CCDI)
18	$U_{CC3}$	Betriebsspannung 3 von 5V
19	$U_{CC2}$	Betriebsspannung 2 von -15V
20	GND	Masse
21	Summierpunkt	Offsetabgleichanschluß; bei CBI, COBI zusätzlich Stromausgang $I_O$
22	GainAdjust	Fullscale-Abgleich
23	$U_{CC1}$	Betriebsspannung 1 von 15V
24	$U_{REF0}$	Referenzspannungsausgang 10V

Tafel 3: Hauptkennwerte des DAC 4071 ( $\theta_j = -23^\circ\text{C} \pm 2\text{K}$ ;  $U_{CC1} = -U_{CC2} = 15\text{V} \pm 0,25\text{V}$ ;  $U_{CC3} = U_{IH} = 5\text{V} \pm 0,25\text{V}$ ;  $U_R = 0\text{V}$ )

Stromaufnahme in mA bei $U_{IL} = 0\text{V}$ ; $R_L = 50\text{k}\Omega^{1)}$	
$I_{CL}^{1)}$	$\leq 15$
$-I_{CC2}^{1)}$	$\leq 40$
$I_{CC3}^{1)}$	$\leq 15$
Fehler der integralen Linearität COB, CB bei $R_L = 50\text{k}\Omega$	
INL in LSB <sup>2)</sup>	0,5...0,5
in % von FSR	0,003...0,003
Fehler der integralen Linearität CCD bei $R_L = 50\text{k}\Omega$ [INL in % von FSR]	0,005...0,005
Fehler der differentiellen Linearität DNL bei $R_L = 50\text{k}\Omega$ in LSB	-0,5...0,5
% von FSR	-0,003...0,003
Bipolarfehler COB $U_O$ bei $R_L = 50\text{k}\Omega$ in LSB	-0,5...0,5
L-Eingangsstrom der Digitaleingänge $-I_{Lk}$ in $\mu\text{A}$ bei $U_{IL} = 0\text{V}$	2...100
H-Eingangsstrom der Digitaleingänge $I_{Hk}$ in $\mu\text{A}$ bei $U_{IH} = 5\text{V}$	0...1,0

<sup>1)</sup> gemeint ist hier ein LSB von 14 bit, d.h. 1 LSB = 610  $\mu\text{V}$  bei FSR = 10V  
<sup>2)</sup> definierter Lastwiderstand am U-Ausgang

Tafel 4: Nebenkennwerte des DAC 4071 ( $U_{CC1} = -U_{CC2} = 15\text{V} \pm 0,25\text{V}$ ;  $U_{CC3} = U_{IH} = 5\text{V} \pm 0,25\text{V}$ ;  $U_{IL} = 0\text{V}$ ;  $\theta_a = 0...70^\circ\text{C}$ )

Offsetabweichung $\Delta U_{OO}$ in mV bei $U_{IH} = 5\text{V}$ ; $R_L = 50\text{k}\Omega$ für CBU, CCDU COBU	5...5 -20...20
Offsetabweichung $\Delta I_{OO}$ bei $U_{IH} = 5\text{V}$ ; $R_L = 50\text{k}\Omega$ für CBI, CCDI in nA	-10...10
COBI in $\mu\text{A}$	-2...2
Fullscale-Abweichung $\Delta U_{FS}$ in mV bei $U_{IH} = 5\text{V}$ ; $R_L = 50\text{k}\Omega$ für CBU, CCDU COBU	-5...5 -10...10
Fullscale-Abweichung $\Delta I_{FS}$ in $\mu\text{A}$ bei $U_{IH} = 5\text{V}$ ; $R_L = 50\text{k}\Omega$ für CBI, CCDI COBI	0,5...0,5 -1...1
Monotonie in bit bei $\theta_a = 0...50^\circ\text{C}$	$\geq 15$
Betriebsspannungsabhängigkeit bei Bipolaroffset in PSS <sup>1)2)</sup> bei $\Delta U_{CC1} = \pm 0,5\text{V}$ ; $U_{CC2} = 15\text{V}$	$\leq 15$

$U_{CC3} = 5\text{V}$	-0,001...0,001
$\Delta U_{CC2} = +0,5\text{V}$ ; $U_{CC1} = 15\text{V}$	
$U_{CC3} = 5\text{V}$	-0,001...0,001
$\Delta U_{CC2} = \pm 0,25\text{V}$ ; $U_{CC1} = U_{CC2} = 15\text{V}$	-0,0005...0,0005
Betriebsspannungsabhängigkeit des Vollausschlages (bipolar, unipolar) in PSS <sup>2)3)</sup> bei $\Delta U_{CC1} = \pm 0,5\text{V}$ ; $U_{CC2} = -15\text{V}$	-0,005...0,005
$U_{CC3} = 5\text{V}$	
$\Delta U_{CC2} = \pm 0,5\text{V}$ ; $U_{CC1} = 15\text{V}$	
$U_{CC3} = 5\text{V}$	-0,005...0,005
$\Delta U_{CC3} = -0,25\text{V}$ ; $U_{CC1} = -U_{CC2} = 15\text{V}$	-0,0005...0,0005
Gaindrift für U-Typen $U_{Oj}(\theta)$ in % FSR/K bei $U_{IL} = 0\text{V}$ ; $R_L = 50\text{k}\Omega$	0,0015...0,0015
Gaindrift für I-Typen $I_{Lk}(\theta)$ in % FSR/K bei $U_{IL} = 0\text{V}$ ; $R_L = 50\text{k}\Omega$	-0,0045...0,0045
Offsetdrift $U_{OO}(\theta)$ in % FSR/K bei $U_{IH} = U_{CC3}$ ; $R_L = 50\text{k}\Omega$ für CBU, CCDU und CBI, CCDI COBU und COBI	-0,0001...0,0001
Drift der differentiellen Linearität $D_{Lk}(\theta)$ in % FSR/K	-0,0015...0,0015
Drift der integralen (absoluten) Linearität $I_{Lk}(\theta)$ in % FSR/K	-0,0001...0,0001
Umsetzzeit am Spannungsausgang $t_{OL}$ in $\mu\text{s}$ bei 20-V-Sprung 1-LSB-Schritt	$\leq 30$ $\leq 2$
Umsetzzeit am Stromausgang $t_{OI}$ in $\mu\text{s}$ bei $R_L = 100\text{k}\Omega$ $R_L = 1\text{k}\Omega$	$\leq 1$ $\leq 3$
Slew Rate in SR in V/ $\mu\text{s}$ bei $R_L = 50\text{k}\Omega$ ; $C_L = 0$	8...15

<sup>1)</sup> PSS  $\frac{\Delta U_{OO}}{\text{FSR}} \cdot \frac{\Delta U_{CCk}}{U_{CCk}}$   
<sup>2)</sup> Die Betriebsspannungsabhängigkeiten beziehen sich nur auf niederfrequente Änderungen der jeweiligen Betriebsspannung.  
<sup>3)</sup> PSS  $\frac{U_{FS}}{\text{FSR}} \cdot \frac{\Delta U_{CCk}}{U_{CCk}}$

- Als Bezugspotential für die Ausgangsspannung gilt das Potential an Pin 20.
- Vorhandene Offset- und Gainkorrekturmöglichkeiten sollten in ihren Einstellbereichen der konkreten Anwendung angepaßt werden.

hochfrequente Einstreuungen in den Analogbereich des Wandlers durch Filter (hochfrequente Entkopplung von Analog- und Digitalversorgung) wirkungsvoll unterbunden werden.

- Die analogen Signalleitungen und die Digitalleitungen sind getrennt auf der Platine zu führen, um ein Übersprechen zu verhindern. Durch die Pinbelegung (Pins 1 bis 16 – Digitaleingänge, Pins 17 bis 23 – Analogsignale und Spannungsversorgung, Pin 20 Masse) wird dies wesentlich erleichtert.
- Die Versorgungsspannungen sind direkt am Schaltkreis mit 1- $\mu\text{F}$ - und 10-nF-Kondensatoren abzublocken.
- Besonders wichtig ist eine niederohmige Gestaltung der Masseleitungen. Die Analog- und die Digitalmasse sollten erst am Schaltkreis (Pin 20) verbunden werden (getrennte Masseführung).

Wert wird differentielle Nichtlinearität (Differential Nonlinearity, DNL) genannt. Sie wird in %FSR,  $10^{-6}$ FSR oder LSB angegeben.

**D-A-Wandler:** Ein Wandler, der eine bestimmte Anzahl verschiedener Digitaleingänge hat, deren Eingangsinformation durch eine entsprechende Anzahl analoger Ausgangswerte dargestellt wird.

**Fullscale (FS):** Maximaler Ausgangsspannungswert oder -stromwert (Endwert) des jeweils gewählten Bereiches (CB oder COB) bei der Eingangsbe-

legung Ein (alle digitalen Eingänge = L).

**Fullscale-Abweichung:** Differenz zwischen dem gemessenen maximalen Ausgangsspannungswert bzw. -stromwert bei nicht angeschlossenem Fullscale-Einstellregler, aber entsprechend der Vorschrift eingestelltem Offset und dem für den entsprechenden Bereich vorgeschriebenen Fullscale.

**Fullscaledrift, Gaindrift (Fullscaletempco, Gaintempco, Gain Drift):** Drift des Fullscale in Abhängigkeit von der Tempera-

tur bei nicht angeschlossenem Fullscale-Regler, aber eingestelltem Offset.

**Fullscalerange (FSR):** Differenz der Ausgangsspannung oder -ströme zwischen der Eingangsbelegung, alle Bits L-Pegel und alle Bits H-Pegel.

**Integrale Linearität (Integral Linearity):** Das Übereinstimmen von Ausgangsspannungswert bzw. -stromwert zum zugehörigen Sollwert, der auf der Verbindungslinie (Straight Line) zwischen abgeglichenem Offsetwert (alle Bits H-Pegel) und dem Fullscale-Wert (alle

Bits L-Pegel) liegt. Die Abweichung davon wird integrale Nichtlinearität (Integral Nonlinearity, INL) genannt. Sie wird in %FSR,  $10^{-6}$ FSR oder in LSB angegeben.

**Least Significant Bit (LSB):** Niedrigstwertiges Bit eines binären Eingangsdatenwortes. Ergibt den minimalen Zuwachs am DAC-Ausgang (minimales Gewicht):  $\text{LSB} = \text{FSR}/2^n$ .

**Linearitätsdrift (Linearity Tempco, Linearity Drift):** Maß für die Einhaltung der integralen und differentiellen Linearität in

Tafel 5: Informationswerte des DAC 4071

Referenzspannung $U_{ref}$ in V bei $R_{last} = 0 \Omega$	9,97...10,03
Drift der Referenzspannung $\Delta U_{ref}(\vartheta)$ in $10^{-5}/K$ bei $R_{last} = 0$	-5...5
zulässige externe Belastung der Referenzspannungsquelle $I_{ref}$ in mA	$\leq 1$

$R_{last}$  externer Lastwiderstand an der Referenz

Tafel 6: Betriebsbedingungen

Betriebsspannungen in V	
$U_{DC1}$	14,75...15,25
$U_{DC2}$	15,25...14,75
$U_{CC1}$	4,75...5,25
L-Eingangsspannung $U_{L1}$ in V	
	0...0,8
H-Eingangsspannung $U_{H1}$ in V	
	2,4...5,5
Betriebstemperaturbereich $\vartheta_{11}$ in °C	
	0...70

- Bei Offset- und Gainkorrektur ist zuerst der Offsetwert einzustellen, danach der Fullscale-Wert.
- Für Mängel, die sich auf nicht fachgerechte Behandlung, falsche applikative Anwendung, Einsatz für den Anwendungsfall ungeeigneter, zusätzlicher Bauelemente bzw. auf Nichtbeachtung elementarer physikalischer und elektronischer Gesetze (z. B. Maschungen) zurückführen lassen, wird grundsätzlich keine Haftung übernommen.

Weitergehende Applikationshinweise sind auf S. 204 zu finden.

**Abgleich**

Der DAC 4071 wird mit Offset- und Fullscale-Abweichungen entsprechend den oben aufgeführten Kennwerten ausgeliefert. Um kleinere Einflüsse der Anwenderschaltung berücksichtigen zu können, ist ein externer Abgleich möglich. Die Wirkungsweise des Abgleichs erläutert Bild 3. Bei den Standardanwendungen sind die Einstellwerte nach Tafel 7 gültig.

In Tafel 8 sind die Typen des DAC 4071 hinsichtlich der Ausgangspegel, der kleinsten Schritte sowie der internen Widerstände  $R_f$  und  $R_{COB}$  gegenübergestellt.

**Anschluß der Offsetkorrektur**

Um in der Anwenderschaltung einen genau definierten Nullpunkt (alle Bits AUS) am Ausgang der Schaltung einstellen zu können, ist ein externer Offsetabgleich möglich (Bild 4), der durch Einspeisen eines Korrekturstromes in den Summierungseingang (Pin 21) erfolgt. Dabei geht der eingespeiste Strom direkt in das Aus-

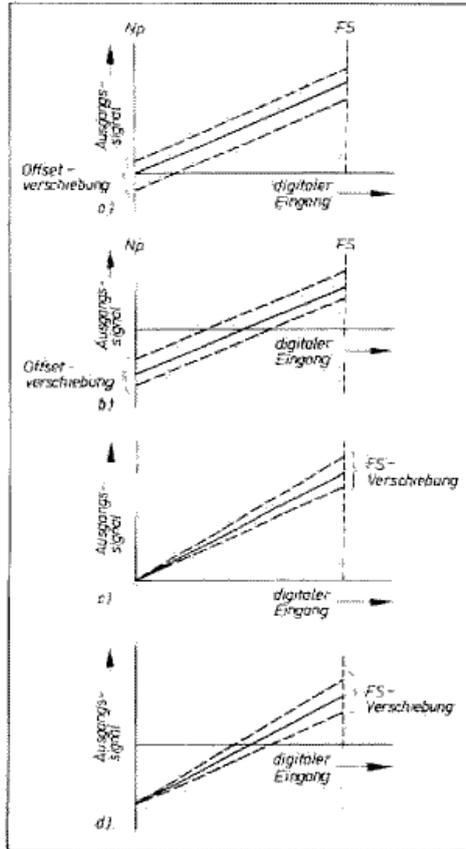


Bild 3: Wirkungsweise des Abgleichs. a) Offsetabgleich CB-Betrieb; b) Offsetabgleich COB-Betrieb; c) Fullscale-Abgleich CB-Betrieb; d) Fullscale-Abgleich COB-Betrieb

Tafel 7: Einstellwerte zum Abgleich des DAC 4071

Typ	digitale Eingänge	Einstellwerte	Einstellregelung am Ausgang
COBU	\$00000 (- Fullscale)	-10,00000 V	1. Offset
	\$0FFFF (+ Fullscale)	-9,99969 V	2. Fullscale
CBU	\$00000 (Offset)	0,00000 V	1. Offset
	\$0FFFF (Fullscale)	9,99985 V	2. Fullscale
CCDU	\$00000 (Offset)	0,000 V	1. Offset
	\$09999 (Fullscale)	9,999 V	2. Fullscale
COBI	\$00000 (- Fullscale)	-1,00000 mA	1. Offset
	\$0FFFF (- Fullscale)	-0,99997 mA	2. Fullscale
CBI	\$00000 (Offset)	0,00000 mA	1. Offset
	\$0FFFF (- Fullscale)	1,99997 mA	2. Fullscale
CCDI	\$00000 (Offset)	0,00000 mA	1. Offset
	\$09999 (Fullscale)	1,24987 mA	2. Fullscale

gangssignal ein, d. h., die Wandlerkennlinie wird entlang der Ausgangsgröße verschoben (Bilder 3a und 3b). Für einen Spannungswandler ergibt sich dann für die Offsetspannungsverschiebung:

$$U_{off} = \frac{R_f}{R_{off}} U_1 \quad (1)$$

Eine externe Korrektur ist nicht erforderlich, solange der vom Hersteller garantierte Offsetfehler den Anforderungen genügt.

Aus Gl. (1) wird allerdings auch ersichtlich, daß eine externe Offsetverschiebung sich mit der Stabilität der externen Schaltung auf das Ausgangssignal auswirkt:

$$dU_{off} = R_f \frac{dU_1}{R_{off}} \quad (2)$$

Ausführlich geschrieben ergibt sich:

$$\frac{\partial U_{off}}{\partial \vartheta} = \frac{R_f}{R_{off}} \frac{\partial U_1}{\partial \vartheta} - \frac{R_f U_1}{R_{off}^2} \frac{\partial R_{off}}{\partial \vartheta} \quad (3)$$

Durch Vereinfachung der Differentialgleichung Gl. (3) zur Differenzgleichung

$$\frac{\Delta U_{off}}{\Delta \vartheta} = \frac{R_f}{R_{off}} \frac{\Delta U_1}{\Delta \vartheta} - \frac{R_f U_1}{R_{off}^2} \frac{\Delta R_{off}}{\Delta \vartheta} \quad (4)$$

lassen sich die Betriebsbedingungen des DAC 4071 sowie der Widerstand  $R_{off}$  der Schaltung aus Bild 4 einsetzen:

einem bestimmten Temperaturbereich, wobei der Offset- und der Fullscale-Fehler eliminiert, d. h. Offset (bzw. -FS) und Fullscale immer auf den vorgeschriebenen Wert eingestellt werden müssen. Linearitätsdriften führen zur Verletzung der Monotonie der Wandlerkennlinie.

**Monotonie (Monotonicity):** Maß für das Ansteigen der zu den Bitkombinationen entsprechenden Ausgangsspannungswerte bzw. -stromwerte. Die Monotonie wird verletzt, wenn mindestens an einer Stelle der Verbindungslinie (Straight Line)

zwischen zwei benachbarten Bitkombinationen der Fall eintritt, daß die theoretisch höherwertige Kombination einen kleineren Ausgangsspannungswert bzw. -stromwert als die niederwertige liefert. Die Monotonie ist untrennbar mit der differentiellen Linearität verbunden und kann aus ihr abgeleitet werden. Sie wird in Bit angegeben.

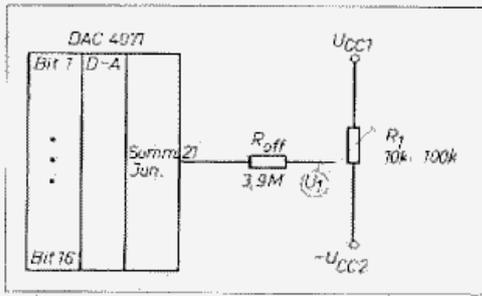
**Most Significant Bit (MSB):** Höchstwertiges Bit eines binären Eingangsdatenwortes. Ergibt den maximalen Zuwachs am DAC-Ausgang (maximales Gewicht):  $MSB = (FSR + LSB)/2$

**Offset:** Minimaler Ausgangsspannungswert bzw. -stromwert bei der Eingangsbelegung Aus (alle digitalen Eingänge H-Pegel). Im COB-Betrieb ist dieser Begriff auch für den Ausgangsspannungswert bzw. -stromwert bei gesetztem MSB gebräuchlich ( $U_0 = 0 V$  bzw.  $I_0 = 0 mA$ ); für den maximalen Ausgangswert ist hier auch der Minusfullscale (-FS) angezeigt.

**Offsetabweichung:** Differenz zwischen dem gemessenen minimalen Ausgangsspannungswert bzw. -stromwert bei nicht angeschlossenen Offset-einstellreglern und dem für den

entsprechenden Bereich vorgeschriebenen Offset. Dieser Offsetfehler geht additiv in jeden der Ausgangswerte ein und kann durch den Offset-einstellregler eliminiert werden (Offset- oder Zero-Adjustment).

**Offsetdrift (Offset Tempco, Offset Drift):** Drift des Offset in Abhängigkeit von der Temperatur bei nicht angeschlossenen Offset- und Fullscale-Einstellreglern. Im CB-Betrieb ist dies im wesentlichen die Drift des Ausgangsverstärkers. Im COB-Betrieb kommen die Drift der Referenz und die Drift des



**Bild 4: Externer Offsetabgleich zur Einstellung eines genau definierten Nullpunktes**

$$\begin{aligned} \Delta \vartheta &= 45 \text{ K} & \Delta U_1 &= 1,5 \text{ V} \\ U_1 &= \pm 15 \text{ V} & R_1 &= 5,0 \text{ k}\Omega \\ R_{\text{off}} &= 3,9 \text{ M}\Omega & \text{TK}_{R_{\text{off}}} &= 100 \cdot 10^{-6} / \text{K} \\ \frac{\Delta U_{\text{off}}}{45 \text{ K}} &= \frac{5 \text{ k}\Omega}{3,9 \text{ M}\Omega} \frac{\Delta U_1}{45 \text{ K}} \\ &\pm \frac{5 \text{ k}\Omega \cdot 15 \text{ V} \cdot 100 \cdot 10^{-6}}{3,9 \text{ M}\Omega \cdot \text{K}} \end{aligned} \quad (5)$$

$$\Delta U_{\text{off}} = 42,74 \mu\text{V} \pm 1,923 \mu\text{V}$$

Wie zu ersehen ist, ist bei dieser externen Offsetkorrektur sowohl der Bauelementeeinfluss als auch der Einfluß durch die Schwankung der Betriebsspannungen  $U_{CC1}$  und  $U_{CC2}$  (etwa  $1/4$  LSB) noch vernachlässigbar.

#### Gainabgleich

Mit dem Gainabgleich wird in der An-

wenderschaltung der Endwert der Wandlerkennlinie eingestellt. Das bedeutet, die Wandlerkennlinie wird um den Nullpunkt gedreht (s. Bilder 3c und 3d). Das Bezugsnormale (Bild 5) bildet im D-A-Wandler die Referenzspannungsquelle  $U_{\text{Ref}} = 10 \text{ V}$ . Diese speist über  $R_{\text{Ref}} = 10 \text{ k}\Omega$  einen Bezugsstrom  $I_0$  in die geschalteten Konstantstromquellen. Der Operationsverstärker  $N_1$  regelt über  $U_{\text{St}}$  den Punkt 1 auf 0V und sichert so  $I_0 = 1 \text{ mA}$  unabhängig von den nachgeschalteten Stromquellen. Dabei gilt für die Stromquellen:

$$I_0 = 1 \text{ I}_{\text{MSB}} \quad (6)$$

$$I_0 = \frac{U_{\text{Ref}} - U_1}{R_{\text{Ref}}} \quad (6)$$

$$\text{mit } U_1 = U_{\text{off } N_1} + \frac{R_g}{R_{\text{Gain}} + R_g} U_2 \quad (7)$$

Innerhalb der Fertigung der Wandler werden beim Funktionsabgleich die Toleranzen u. a. von  $U_{\text{Ref}}$ ,  $U_{\text{off } N_1}$ ,  $R_{\text{Ref}}$  eliminiert. Für den Anwender ist es interessant, mit welchem Einfluß sich seine Schaltung zum Gainabgleich auf die Datenwandlung insgesamt auswirkt.

Zum ersten ergibt sich für die Schaltung im Bild 5 durch das Einspeisen eines FS-Korrekturstromes  $I_{\text{Gain}}$  eine Änderung des Bezugsstroms:

$$\Delta I_0 = -I_{\text{Gain}} \frac{R_g}{R_{\text{Ref}}} \quad (8)$$

Mit  $I_{\text{Gain}} = U_2 / (R_{\text{Gain}} + R_g)$ ,  $R_{\text{Gain}} = 510 \text{ k}\Omega$ ,  $R_g = 2 \text{ k}\Omega$ ,  $U_{\text{Ref}} = 10 \text{ V}$ ,  $R_{\text{Ref}} = 10 \text{ k}\Omega$ ,  $U_2 = \pm 15 \text{ V}$  bedeutet dies eine Änderung des Führungsstromes von:

$$\Delta I_0 = \pm 0,588 \mu\text{A}$$

Damit läßt sich der Endwert um etwa  $\pm 1,2 \mu\text{A}$  ( $\approx 39 \text{ LSB}$ ) variieren, was für die meisten Anwendungsfälle ausreichend ist. Auch der Gainabgleich kann entfallen, wenn die Genauigkeit des Endwertes (besser 0,1 %) des D-A-Wandlers ausreicht.

Betrachtet man den Einfluß der externen Bauelemente des Gainabgleichs für das Temperaturverhalten, so gilt:

$$\frac{\partial I_0}{\partial \vartheta} = \frac{R_g}{R_{\text{Ref}} (R_{\text{Gain}} + R_g)} \frac{\partial U_2}{\partial \vartheta} - \frac{U_2 R_g}{R_{\text{Ref}} (R_{\text{Gain}} + R_g)} \frac{\partial R_{\text{Gain}}}{\partial \vartheta} \quad (9)$$

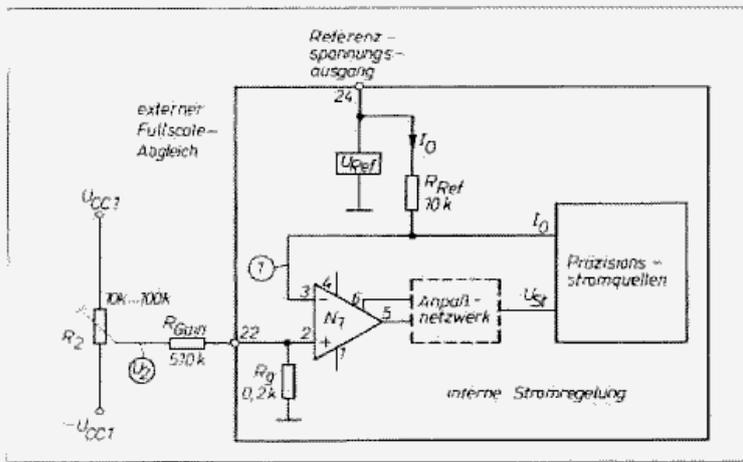
Unter Verwendung der Dimensionierung zu Gl. (8) ergibt sich:

$$\frac{\Delta I_0}{\Delta \vartheta} = 39,2 \text{ ns} \frac{\Delta U_2}{\Delta \vartheta} \pm 1,15 \cdot 10^{-12} \frac{\text{V}}{\Omega^2} \frac{\Delta R_{\text{Gain}}}{\Delta \vartheta} \quad (10)$$

Aus Gl. (10) wird die Unempfindlichkeit der Gaineinstellung bezüglich der Abgleichschaltung deutlich.

#### Literatur

- [1] Storch, K.; Fischer, R.: Präzisionsstromquellen B 724 X und B 7240 X in hybriden D-A-Wandlern. radio fernsehen elektronik, Berlin 36 (1987) 8, S. 490-521



**Bild 5: Fullscale-Abgleich (Die interne Stromregelung wird von  $N_1$  und dem Anpaßnetzwerk übernommen.)**

**Tafel 8: Gegenüberstellung der DAC-4071-Typen**

Typ	Ausgangspegel bei Eingangssignal				LSB	$R_1$	$R_{\text{off}}$
	\$00000 \text{ (INP)}\$	\$00000\$	\$09999\$	\$0FFFF \text{ (FS)}\$			
COBU	-10,00000 V	0,00000 V	-1,99982 V	+9,99969 V	305 $\mu\text{V}$	10 k $\Omega$	10 k $\Omega$
COBI	+1,00000 mA	0,00000 mA	-0,24987 mA	-0,99997 mA	30,5 nA	10 k $\Omega$	10 k $\Omega$
CBU	0,00000 V	5,00000 V	-5,99991 V	+9,99985 V	153 $\mu\text{V}$	5 k $\Omega$	$\infty$
CBI	0,00000 mA	-1,00000 mA	-1,24987 mA	1,99997 mA	30,5 nA	5 k $\Omega$	$\infty$
CCDU	0,000 V	8,000 V	+9,999 V		1 mV	8 k $\Omega$	$\infty$
CCDI	0,000 mA	-0,625 mA	-1,24987 mA		30,5 nA	8 k $\Omega$	$\infty$

<sup>1)</sup> Out of Range

internen Bipolaroffsetwiderstandes hinzu.

**Referenzdrift (Reference Tempco):** Abhängigkeit der Referenzspannung von Änderungen der Temperatur. Sie geht in hohem Maße in die Fullscaledrift und bei COB-Wandlern noch obendrein in die Minusfullscaledrift ein.

**Ripplespannung  $U_{\text{Ripple}}$ :** Extrem niederfrequentes Rauschen der Ausgangswerte des thermisch eingeschwungenen D-A-Wandlers (Instabilität). Diese Ripplespannung kann dazu führen, daß eine bestimmte

Bitklasse nicht erreicht werden kann. Es muß davon ausgegangen werden, daß für die Einhaltung einer bestimmten Genauigkeit der Wert für die Spitze-Spitze-Spannung (Peak-to-Peak,  $U_{p-p}$ ) von relevantem Interesse sein muß.

**Temperaturparameter (Temperature Coefficients, Tempco, T.C.):** Temperaturparameter stellen die Drift einer elektrischen Größe in Abhängigkeit von Temperaturänderungen dar. Dabei wird die Differenz zwischen der elektrischen Größe bei zwei unterschiedlichen Temperaturen im Verhält-

nis zur Temperaturänderung gesetzt. Voraussetzung ist, daß für diese beiden Temperaturen der Wandler sein thermisches Gleichgewicht erreicht hat. Die Temperaturparameter werden in %FSR/K oder  $10^{-6}$  FSR/K oder LSB/K ausgedrückt.

**Umsetzzeit (Setting Time):** Zeitintervall zwischen dem Einsetzen der Änderung des digitalen Eingangssignals und dem Zeitpunkt, bei dem die analoge Ausgangsgröße auf ihren festgelegten Wert eingeschwungen ist. Dieser Endwert gilt als erreicht, wenn die vorgegebene Fehlerbandbreite

(meist  $\pm 1/2$  LSB) nicht mehr verlassen wird.

**Verstärkung (Gain):** Maß für den Anstieg der Verbindungslinie (Straight Line) zwischen dem Offset und dem Fullscale. Sie geht multiplikativ in jeden der Ausgangswerte ein und kann von außen mit einem Einstellregler beeinflusst werden (Gain Adjust). Damit wird nach der Einstellung des Offset der Fullscale eingestellt.