

MOS-Feldeffekttransistor SMY 50 in Entwicklung

Der SMY 50 ist ein MOS-Feldeffekttransistor auf Si-Basis vom p-Kanal-Anreicherungstyp vorwiegend für den Einsatz in digitalen Schaltungen. Er ist ein Ergänzungstyp für integrierte Schaltkreise der unipolaren Baureihe. Der Bulk-Substrat-Anschluß ist getrennt herausgeführt. Der Transistor ist in Dual-in-line-Plastgehäuse ausgeführt und enthält eine integrierte Gateschutzdiode.

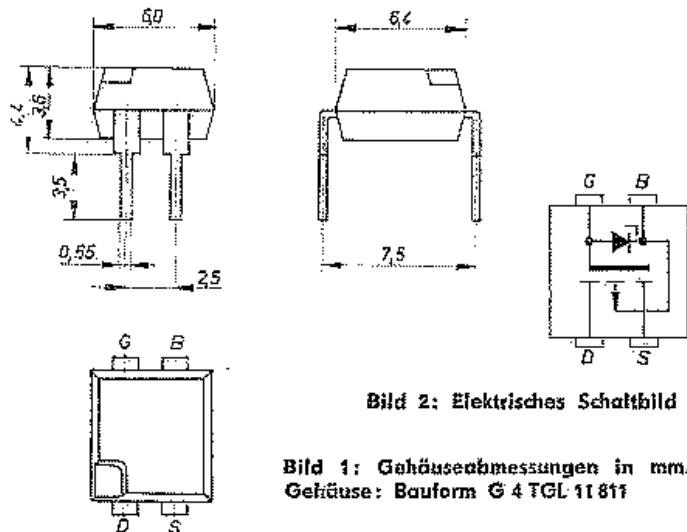


Bild 2: Elektrisches Schaltbild

Bild 1: Gehäuseabmessungen in mm.
Gehäuse: Bauform G 4 TGL 11811

Vorläufige technische Daten

Elektrische Kennwerte ($\theta_A = 25^\circ\text{C}$)

Kennwert	Symbol	Meßbedingungen	min	typ	max	Einheit
Drainstrom	$-I_D$	$-U_{DS} = 2\text{ V};$ $-U_{GS} = 10\text{ V};$ $-U_{SB} = 0\text{ V}$	3,0	—	—	mA
Schwellspannung	$-U_T$	$-U_{DS} = U_{GS};$ $-U_{SB} = 0\text{ V};$ $-I_D = 10\text{ }\mu\text{A}$	3,0	—	—	V
Gatesperrstrom	$-I_{GSS}$	$-U_{DS} = 0\text{ V};$ $-U_{GS} = 31\text{ V};$ $-U_{SB} = 0\text{ V}$	—	—	10	μA
Gatesperrstrom	$-I_{GSS}$	$-U_{DS} = 0\text{ V};$ $-U_{GS} = 20\text{ V};$ $-U_{SB} = 0\text{ V}$	—	—	100	nA
Drainsperrstrom	$-I_{PSS}$	$-U_{DS} = 31\text{ V};$ $-U_{GS} = 0\text{ V};$ $-U_{SB} = 0\text{ V}$	—	—	10	μA
Drainsperrstrom	$-I_{PSS}$	$-U_{DS} = 20\text{ V};$ $-U_{GS} = 0\text{ V};$ $-U_{SB} = 0\text{ V}$	—	—	100	nA
Source-Bulk- sperrstrom	$-I_{SRS}$	$-U_{SB} = 15\text{ V};$ $-U_{DS} = 0\text{ V};$ $-U_{GS} = 0\text{ V}$	—	—	150	nA
Eingangs- kapazität	C_{GSs}	$-U_{DS} = 0\text{ V};$ $-U_{GS} = 0\text{ V};$ $-U_{SB} = 0\text{ V}$	—	—	12	pF
Drainstrom	$-I_D$	$-U_{DS} = 10\text{ V};$ $-U_{GS} = 10\text{ V};$ $-U_{SB} = 0\text{ V}$	10	—	—	$\text{mA}^1)$
Stellheit	y_{21}	$-U_{DS} = 10\text{ V};$ $-U_{GS} = 10\text{ V};$ $-U_{SB} = 0\text{ V}$	3,6	—	—	$\text{mS}^2)$
Drain-Source- widerstand	R_{DS}	$-I_D = 100\text{ }\mu\text{A};$ $-U_{GS} = 20\text{ V};$ $-U_{SB} = 0\text{ V}$	150	—	—	$\Omega^3)$

¹⁾ Diese Werte sowie die beigefügten Kennlinien haben informativen Charakter

Charakteristische Merkmale:

- hoher Eingangswiderstand, Sperrzustand bei 0 V Gate-spannung
- quadratische Übertragungskennlinie
- gleiche Polarität für Gate- und Drainspannung

Grenzwerte

Kennwert	Symbol	Temperaturbedingungen	max. Wert bzw. Bereich	Einheit
Drain-Sourcespannung	U_{DS}	$\theta_A = -25 \dots +85^\circ\text{C}$	— 31 $\dots +0,3$	V
Gate-Sourcespannung	U_{GS}	$\theta_A = -25 \dots +85^\circ\text{C}$	— 31 $\dots +0,3$	V
Drain-Gatespannung	U_{GD}	$\theta_A = -25 \dots +85^\circ\text{C}$	— 31 $\dots +31$	V
Source-Bulkspannung	U_{SB}	$\theta_A = -25 \dots +85^\circ\text{C}$	— 15 $\dots +0,3$	V
Gate-Bulkspannung	U_{GB}	$\theta_A = -25 \dots +85^\circ\text{C}$	— 31 $\dots +0,3$	V
Drain-Bulkspannung	U_{PB}	$\theta_A = -25 \dots +85^\circ\text{C}$	— 31 $\dots +0,3$	V
Drainstrom ¹⁾	$-I_D$	$\theta_A = -25 \dots +85^\circ\text{C}$	25	mA
Flußstrom der Schutzdiode	I_S	$\theta_A = -25 \dots +85^\circ\text{C}$	0,1	mA
Impulsflußstrom der Schutzdiode ²⁾	I_{SSM}	$\theta_A = -25 \dots +85^\circ\text{C}$	2	mA
Gesamtverlustleistung ¹⁾	P_{tot}	$\theta_A = 25^\circ\text{C}$	225	mW
Betriebstemperatur	θ_A	—	— 25 $\dots +85$	°C
Lagerungstemperatur	θ_B	—	— 40 $\dots +125$	°C

¹⁾ siehe Bild 7; ²⁾ $\tau = 1 : 10$, $t_{D, \max} = 1\text{ }\mu\text{s}$

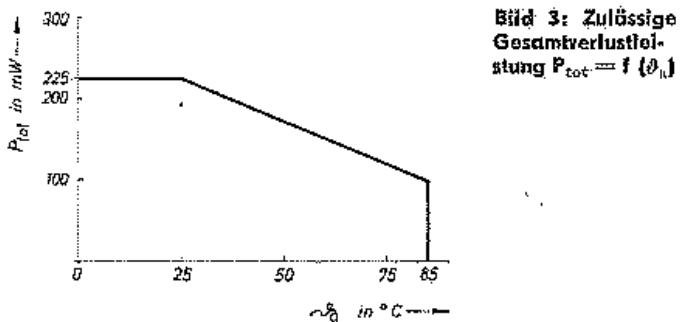


Bild 3: Zulässige Gesamtverlustleistung $P_{tot} = f(\theta_A)$

MOS-Feldeffekttransistor SMY 51 in Entwicklung

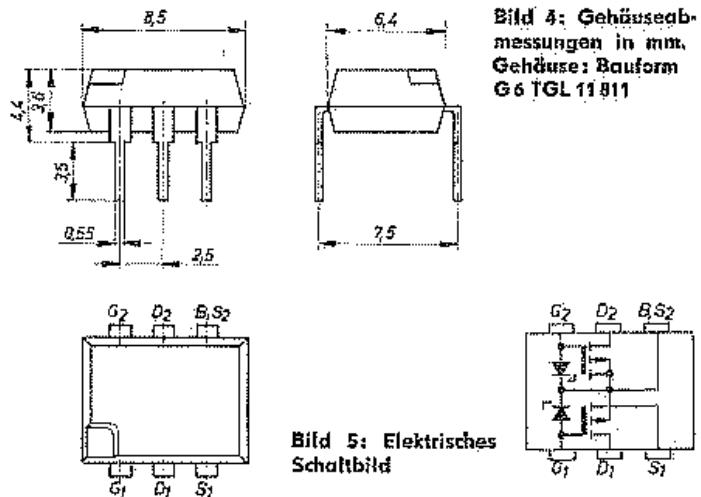


Bild 5: Elektrisches Schaltbild

Der SMY 51 ist ein Doppel-MOS-Feldeffekttransistor auf Si-Basis vom p-Kanal-Anreicherungstyp vorwiegend für den Einsatz in digitalen Schaltungen. Er ist ein Ergänzungstyp für integrierte Schaltkreise der unipolaren Baureihe. Source von Transistor 2 ist innerhalb des Ge-

häuses mit dem Bulk (Substrat) verbunden. Der Doppeltransistor ist in Dual-in-line-Plastgehäuse ausgeführt und enthält je eine integrierte Götteschutzdiode.

Charakteristische Merkmale:

hoher Eingangswiderstand, Sperrzustand bei 0 V Gate-

spannung

quadratische Übertragungskennlinie

gleiche Polarität für Gate- und Drainspannung

Vorläufige technische Daten

Elektrische Kennwerte je Transistor ($\theta_a = 25^\circ\text{C}$)

Kennwert	Symbol	Meßbedingungen	mln	typ	max	Einh.
Drainstrom	$-I_D$	$-U_{DS} = 2 \text{ V};$ $-U_{GS} = 10 \text{ V};$ $-U_{SB} = 0 \text{ V}$	3,0	—	—	mA
Schwellspannung	$-U_T$	$-U_{DS} = U_{GS};$ $-U_{SB} = 0 \text{ V};$ $-I_D = 10 \mu\text{A}$	3,0	—	—	V
Gatesperrstrom	$-I_{GSS}$	$-U_{DS} = 0 \text{ V};$ $-U_{GS} = 31 \text{ V};$ $-U_{SB} = 0 \text{ V}$	—	—	10	μA
Gatesperrstrom	$-I_{GSS}$	$-U_{DS} = 0 \text{ V};$ $-U_{GS} = 20 \text{ V};$ $-U_{SB} = 0 \text{ V}$	—	—	100	nA
Drainsperrstrom	$-I_{DSS}$	$-U_{DS} = 31 \text{ V};$ $-U_{GS} = 0 \text{ V};$ $-U_{SB} = 0 \text{ V}$	—	—	10	μA
Drainsperrstrom	$-I_{DSS}$	$-U_{DS} = 20 \text{ V};$ $-U_{GS} = 0 \text{ V};$ $-U_{SB} = 0 \text{ V}$	—	—	100	nA
Eingangs- kapazität	C_{GS}	$-U_{DS} = 0 \text{ V};$ $-U_{GS} = 0 \text{ V};$ $-U_{SB} = 0 \text{ V}$	—	—	12	pF
Drainstrom	$-I_D$	$-U_{DS} = 10 \text{ V};$ $-U_{GS} = 10 \text{ V};$ $-U_{SB} = 0 \text{ V}$	—	10	—	mA ¹⁾
Steilheit	y_{21}	$-U_{DS} = 10 \text{ V};$ $-U_{GS} = 10 \text{ V};$ $-U_{SB} = 0 \text{ V}$	—	3,6	—	mS^{-1}
Drain-Source- widerstand	R_{DS}	$-I_D = 100 \mu\text{A};$ $-U_{GS} = 20 \text{ V};$ $-U_{SB} = 0 \text{ V}$	—	150	—	$\Omega^2)$

1) Diese Werte sowie die beigefügten Kennlinien haben informativen Charakter

Grenzwerte je Transistor

Kennwert	Symbol	Temperatur- bedingungen	max. Wert bzw. Bereich	Einheit
Drain-Sourcespannung	U_{DS}	$\theta_a = -25 \dots +85^\circ\text{C}$	$-31 \dots +0,3$	V
Gate-Sourcespannung	U_{GS}	$\theta_a = -25 \dots +85^\circ\text{C}$	$-31 \dots +0,3$	V
Drain-Gatespannung	U_{GD}	$\theta_a = -25 \dots +85^\circ\text{C}$	$-31 \dots +31$	V
Source-Bulkspannung	U_{SB}	$\theta_a = -25 \dots +85^\circ\text{C}$	0	V
Drainstrom ¹⁾	$-I_D$	$\theta_a = -25 \dots +85^\circ\text{C}$	20	mA
Flußstrom der Schutzdiode	I_G	$\theta_a = -25 \dots +85^\circ\text{C}$	0,1	mA
Impulsflußstrom der Schutzdiode ²⁾	I_{GST}	$\theta_a = -25 \dots +85^\circ\text{C}$	2	mA
Kanalverlustleistung ¹⁾	P_{DS}	$\theta_a = 25^\circ\text{C}$	200	mW
Gesamtverlustleistung ¹⁾	P_{tot}	$\theta_a = 25^\circ\text{C}$	240	mW
Betriebstemperatur	θ_a	—	$-25 \dots +85$	$^\circ\text{C}$
Lagerungstemperatur	θ_a	—	$-40 \dots +125$	$^\circ\text{C}$

1) siehe Bild 4; 2) $\tau = 1 : 10$, $t_{pulse} = 1 \mu\text{s}$

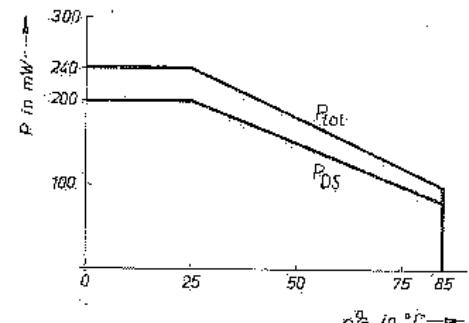


Bild 6: Zulässige Kanalverlustleistung $P_{DS} = f(\theta_a)$ und zulässige Gesamtverlustleistung $P_{tot} = f(\theta_a)$

Hinweis: Die Einbau- und Lötvorschriften für p-Kanal-MOS-Bauelemente in Dual-in-line-Bauform sind jeweils zu beachten.

Wir veröffentlichen sie im Heft 1 (1972)

Anderungen im Zuge der technischen Weiterentwicklung vorbehalten.

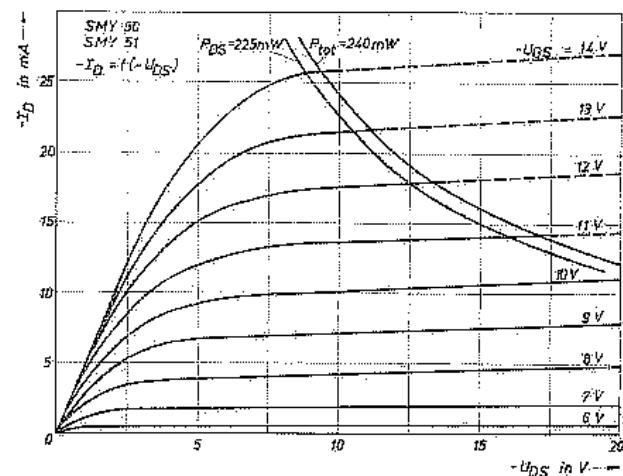


Bild 7: $-I_D = f(-U_{DS})$ für die Typen SMY 50 und SMY 51

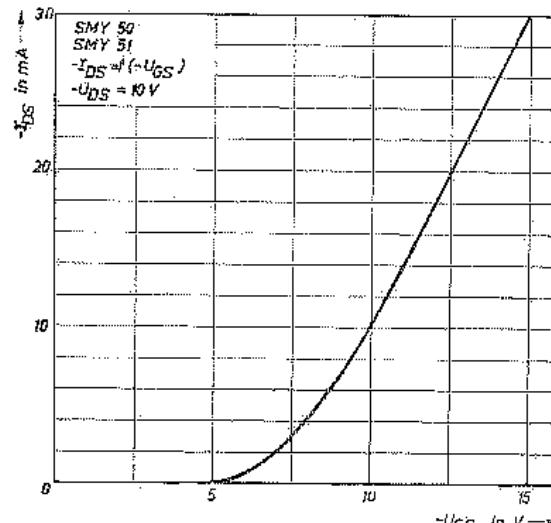


Bild 8: $-I_{DSS} = f(-U_{GS})$ für die Typen SMY 50 und SMY 51

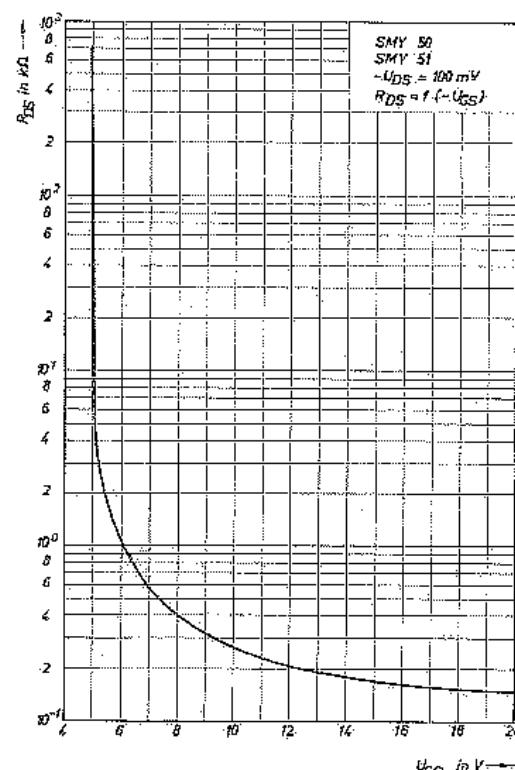


Bild 9: $R_{DS} = f(-U_{GS})$ für die Typen SMY 50 und SMY 51