Schlüssel-Nr. ELN: 137 87 33 1

Hersteller:

FWE

ME = Stück (076)

Schaltkreis U 105 D 6facher MOS-Feldeffekttransistor

Erzeugnisstandard: TGL 25656

Gütezeichen:

s. S. 137 87/3/13

Preisbildung:

PAO 4119

Bilanzorgan:

FWE

Übergeordnetes Organ:

VVB BuV

Entwicklungsstelle:

FWE

Importeur: Lieferquelle:

FWE, VKM, EHB

Bezugseinschränkung:

Garantie:

TGL 24951

Standards über Einsatzbedingungen: Internationale Standards und Empfehlungen: Grundlagenstandards:

ArtNr. 137 87 33 1	Тур	Gehäuseart	
41 105005	U 105 D	Plast	

Bezeichnungsbeispiel: Schaltkreis U 105 D

Bezeichnung:

SCHALTKREIS U 105 D — TGL 25656

ART.-NR. 137 87 33 141 105005

U 105 D

Technische Charakteristik

Verwendung:

Der integrierte MOS-Schaltkreis im DIL-Plastgehäuse ist ein 6fach-MOS-Feldeffekttransistor auf Si-Basis vom p-Kanal-Anreicherungstyp. Die Source-anschlüsse aller Einzeltransistoren sind miteinander verbunden und werden als gemeinsamer Source herausgeführt. Der vom Source elektrisch getrennte gemeinsame Substratanschluß aller Einzeltransistoren ist ebenfalls herausgeführt. Die Transistoren enthalten integrierte Gateschutzdioden.

Masse: ca. 1 g

Geometrische Abmessungen (Maßbild, Bauform): Bauform nach TGL 26713 s. S. 13787/3,30/5

Konstruktiver Aufbau: Unipolarer p-Kanal-MOS-Feldeffekttransistor-Halbleiterschaltkreis mit 2 x 7 Anschlußkontakten im 2,5 mm Rastermaß

Lieferform: geordnet in Stülp- bzw. Schiebeschachteln.

Maßnahmen zur Sicherung der Funktionstüchtigkeit:

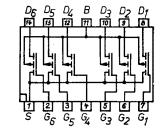
Einbau- und Lötvorschriften s. S. 137 87/3.30/1

Einbaulage: beliebig

Anwendungstechnologien und Behandlungsvorschriften:

Einbau- und Lötvorschriften s. S. 137 87/3.30/1

Anschlußbelegung und el. Schaltbild



JGS =	= 2 V = 10 V = 0 V = UGS = 0 V = 10 \(\mu A\)	3		6	mA V
$J_{SB} = D_{S}$ $J_{DS} = D_{DS}$	$= 0 V$ $= 10 \mu A$	3		6	V
	= 0 V				
0.0	= 31 V = 0 V			10	μΑ
$J_{GS} =$	= 0 V = 20 V = 0 V			0,15	μΑ
$J_{GS} =$	= 31 V = 0 V = 0 V			10	μΑ
JGS =	=0 V			0,15	μΑ
				12	рF
	JSB = JDS = JGS = JSB = Meß-	$\begin{array}{lll} U_{SB} & = 0 \ V & & \\ U_{DS} & = 20 \ V & \\ U_{GS} & = 0 \ V & \\ U_{SB} & = 0 \ V & \\ U_{SB} & = 0 \ V & \\ Web- & & \end{array}$	$egin{array}{lll} { m U}_{SB} & = 0 \ { m V} \\ { m U}_{DS} & = 20 \ { m V} \\ { m U}_{GS} & = 0 \ { m V} \\ { m U}_{SB} & = 0 \ { m V} \\ { m es} & = { m U}_{GS} = 0 \ { m V} \\ { m Me}_{B} & = 0 \ { m V} \\ \end{array}$	$egin{array}{lll} { m U}_{SB} &= 0 \ { m V} \\ { m U}_{DS} &= 20 \ { m V} \\ { m U}_{GS} &= 0 \ { m V} \\ { m U}_{SB} &= 0 \ { m V} \\ { m S}_{S} &= { m U}_{GS} = \\ { m E}_{B} &= 0 \ { m V} \\ { m Me}_{S} - { m Me}_$	$\begin{array}{lllll} J_{SB} & = 0 \ V & & & & & & & & & & & & & & & & & &$

 $\begin{array}{l} \text{spannung} \leq 0.2 \text{ V} \\ \text{f} = 0.5...2 \text{ MHz} \end{array}$

U 105 D

Grenzwerte

Kenngröße	Kurz- zeichen		Ießbedingungen	max. Wert bzw. Bereich	Einh.
Drain-Source- Spannung	U_{DS}	ϑ_a	$= 0 + 70 ^{\circ}\text{C}$	-31+0,3	v
Gate-Source- Spannung	U_{GS}	ϑ_a	_= 0+70 °C	-31+0,3	V
Drain-Gate- Spannung	\mathbf{U}_{DG}	ϑ_a	= 0+70 °C	31+31	v
Source-Bulk- Spannung	\mathbf{U}_{SB}	ϑ_a	= 0+70 °C	0	.V
Gate-Bulk- Spannung	U_{GB}	ϑ_a	= 0+70 °C	-31+0, 3	v
Drain-B ulk- Spannung	U_{DB}	ϑ_a	= 0+70 °C	—31÷0,3	, V ,
Drainstrom	$-I_{DS}$	ϑ_a	$\Leftarrow 0 + 70 ^{\circ}\text{C}$	25	mA
Gesamt,- sourcestrom	I_S	. ϑ_a	$= 0+70 {}^{\circ}\text{C}$	100	mA
Flußstrom der Gate- schutzdiode	I_{GS}	ϑ_a	$= 0+70 ^{\circ}\text{C}$	0,1	mA
Impulsfluß- strom der Gateschutz- diode	\mathbf{I}_{GSM}	$egin{aligned} artheta_a \ \mathrm{t}/T \ \mathrm{t}_{pmax} \ , \end{aligned}$	$= 0+70 ^{\circ}\text{C}$ = 1:10 = 1 \mu \s	2	mA
Zulässige Verlustleistung je Transistor	P_{DS}	ϑ_a	= 25 °C	150	mW
Zulässige Gesamt- verlustleistung	\mathbf{P}_{tot}	ϑ_a	= 25 °C	400	mW
Betriebs umgebungs- temperatur	$artheta_a$			0+70	°C
Lagerungs " temperatur	ϑ_s			55+ 1 25	$^{\circ}$ C

Anmerkung:
Die angegebenen Daten (mit Ausnahme des Sourcegesamtstromes und der zulässigen Gesamtverlustleistung) beziehen sich jeweils auf einen Transistor.

Meßschaltung zur Bestimmung des Drainstromes

