



ZEISS

Schaltkreis

U 6548 DC

1/89 (14)

vorläufige technische Daten

Hersteller: VEB Forschungszentrum Mikroelektronik Dresden
Betrieb des Kombinates VEB Carl Zeiss JENA

Schnelle statische 4-KBit-Schreib-Lese-Speicher mit wahlfreiem Zugriff (sRAM)

Organisation 1024 x 4 Bit

Bidirektionale Datenein- und -ausgänge

Tristate-Ausgangsstufen

Ein- und Ausgänge TTL-kompatibel

Betriebsspannung

$U_{CC} = 5 \text{ V} \pm 10\%$

Datenerhalt

bis $U_{CCS} = 2 \text{ V}$ (Schlafzustand)

Technologie

CMOS-SGT

Bauform

Gehäuse A1HB nach TGL 26 713/02; Ausführung Plastikgehäuse

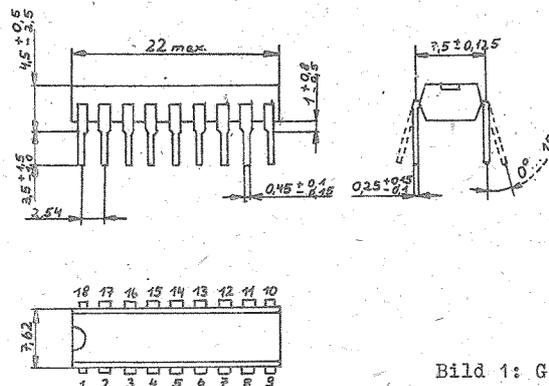


Bild 1: Gehäuse

Masse $\approx 1,5 \text{ g}$

Der Schaltkreis U 6548 DC ist ein schneller statischer Schreib-Lese.-Speicher mit wahlfreiem Zugriff (sRAM) in der Organisationsform 1024 Worte x 4 Bit. Er ist für den Einsatz in Geräten der Datenverarbeitung, der Automatisierungstechnik und der kommerziellen Elektronik bestimmt. Aufgrund der geringen Leistungsaufnahme ist er besonders für batteriegepufferte und tragbare Geräte geeignet.

Typ	\overline{CS} -Zugriffszeit	Art
U 6548 DC 20	20 ns	(Selektionstyp)
U 6548 DC 35	35 ns	(Grundtyp)

Anschlußbelegung

A0 bis A9 Adresseneingänge

\overline{CS} Chipauswahl

\overline{WE} Lese-Schreibsteuerung

DQ0 bis Datenein- und

DQ3 Datenausgänge

U_{SS} Masse

U_{CC} Betriebsspannung

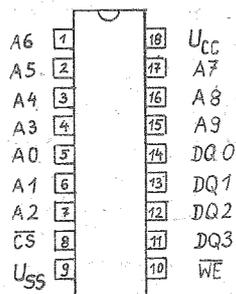


Bild 2: Anschlußbelegung

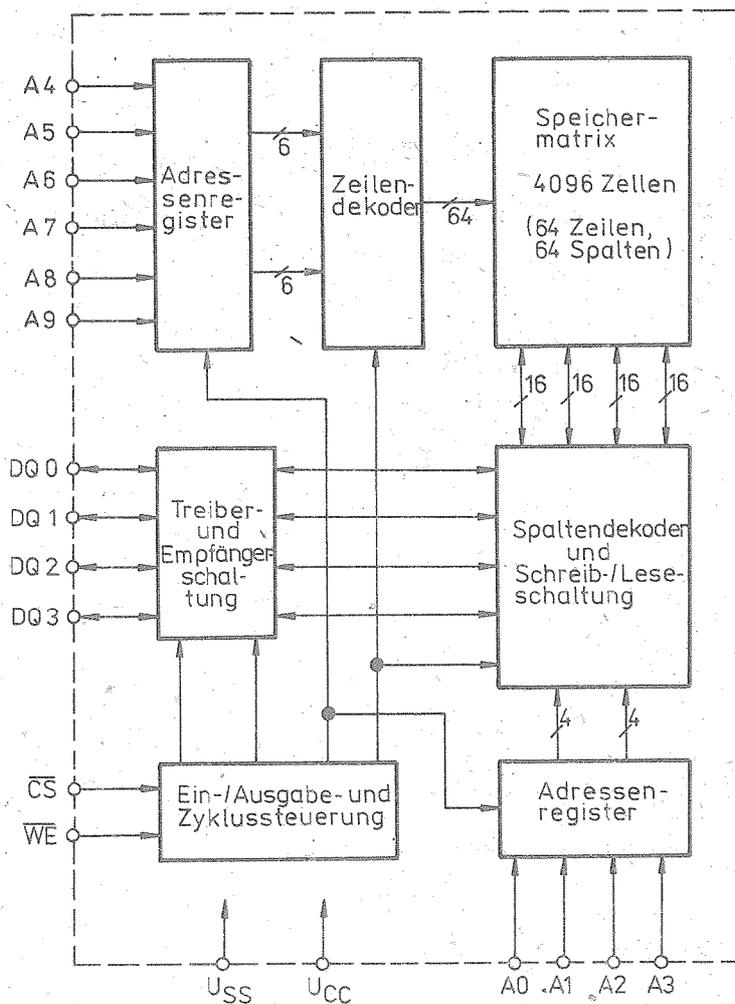


Bild 3: Blockschaltbild

Funktionsbeschreibung

Die Schaltkreise U 6548 DC bestehen aus folgenden Teilschaltungen:

- Adresseneingangsschaltung für 10 Adressenleitungen
- Speichermatrix mit 64 Zeilen und 64 Spalten
- Spaltendekoder mit 4 Schreib-/Leseverstärkern
- Zeilendekoder
- Taktsteuerung
- 4 bidirektionale Dateneingänge/-ausgänge

Im Ruhezustand ($\overline{CS} = H$) sind die Datenausgänge DQ0 bis DQ3 hochohmig. Die Auswahl des Schaltkreises erfolgt mit $\overline{CS} = L$. Die Adressenbits zur Auswahl der 4 speziellen Speicherzellen werden von den Adresseneingängen A0 bis A9 mit der H/L-Flanke von \overline{CS} in das Adressenregister übernommen.

Beim Schreiben ($\overline{CS} = L$, $\overline{WE} = L$) werden die Daten an DQ0 bis DQ3 in der LOW-Phase von \overline{WE} in die Speichermatrix eingeschrieben.

Beim Lesen ($\overline{CS} = L$, $\overline{WE} = H$) stehen die Daten der 4 ausgewählten Speicherzellen nach Ablauf der Zugriffszeit niederohmig an den Datenausgängen DQ0 bis DQ3 zur Verfügung.

Ein Schlafzustand ist während des Ruhezustandes durch Absenken der Betriebsspannung möglich. In diesem Schlafzustand ($2 V < U_{CC} < 4,5 V$) muß der Schaltkreis durch $\overline{CS} = H$ inaktiviert werden.

Nach Beendigung des Schlafzustandes bei $U_{CC} > 4,5 V$ ist für die internen Vorladungen die Einhaltung der Zeit t_{UHCL} notwendig.

Alle Ein- und Ausgänge sind TTL-kompatibel.

Zeitdiagramme (siehe Bild 4, Bild 5, Bild 6, Bild 7)

SignaleFlanken

A - Adresseneingang	H - Übergang nach H
D - Dateneingang	L - Übergang nach L
Q - Datenausgang	V - Übergang in gültigen Zustand
C - Chipaktivierung	X - Übergang in ungültigen oder beliebigen Zustand
W - Schreib-Lese-Steuerung	Z - Übergang in hochohmigen Zustand

Flankenanstiegs- und Flankenabfallzeiten: $t_{THLmax} = t_{TLHmax} = 2 \text{ ns}$, gemessen zwischen $U_{IL} = 0,8 V$ und $U_{IH} = (U_{IHmin} - 0,2) V$.

Grenzwerte

	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{CC}	-0,5	7	V
Spannung an allen Ein- und Ausgängen	U_I, U_O	-0,5	7	V
Gesamtverlustleistung	P_{tot}	-	0,5	W
Umgebungstemperatur	ϑ_a	0	70	°C

Betriebsbedingungen

Alle Spannungen sind auf $U_{SS} = 0 V$ (Masse) zu beziehen.

Die Behandlungsvorschriften für MOS-Schaltkreise sind einzuhalten.

	Kurzzeichen	U 6548 DC35		U 6548 DC20		Einheit
		min.	max.	min.	max.	
Betriebsspannung	U_{CC}	4,5	5,5	4,5	5,5	V
Betriebsspannung im Schlafzustand	U_{CCS}	2	-	2	-	V
L-Eingangsspannung	U_{IL}	-0,3	0,8	-0,3	0,8	V 1)
H-Eingangsspannung	U_{IH}	2,2	$U_{CC}+0,5$	2,2	$U_{CC}+0,5$	V 2)
Umgebungstemperatur	t_a^{θ}	0	70	0	70	°C
\overline{CS} -L-Impulsdauer	t_{CLCH}	35	-	20	-	ns
\overline{CS} -H-Impulsdauer	t_{CHCL}	15	-	10	-	ns
\overline{CS} -L-Impulsdauer	t_{CLCH2}	70	-	40	-	ns 3)
Adressenvorhaltezeit	t_{AVCL}	10	-	5	-	ns
Adressenhaltezeit	t_{CLAX}					
\overline{WE} -L-Impulsdauer	t_{WLWH}	35	-	20	-	ns
\overline{WE} -Impulsvorhaltezeit	t_{WLCH}					
\overline{WE} -Impulshaltezeit	t_{CLWH}					
Datenvorhaltezeit gegenüber \overline{WE}	t_{DVWH}					
Datenvorhaltezeit gegenüber \overline{CS}	t_{DVCH}	-	-	-	-	-
Datenhaltezeit	t_{WHDZ}					
Schreib-Lese-Abstand	t_{WHCL}					
Lese-Schreib-Abstand	t_{QVWL}	0	-	0	-	ns
Datenverzögerung zu \overline{WE}	t_{WLDV}	-	-	-	-	-
\overline{WE} -Vorhalt	t_{WLCL}					
\overline{WE} -Nachlauf	t_{CHWH}	50	-	30	-	ns
Zykluszeit	t_{CLCL}					
	t_{CLCL2}	85	-	50	-	ns 3)
Zeit von Chipinaktivierung bis Schlafzustand	t_{CHUL}	0	-	0	-	ns 4)
Erholzeit nach Schlafzustand	t_{UHCL}	t_{CHCL}	-	t_{CHCL}	-	ns 5)

1) Einmalige Unterschreitung bis -2 V für die Dauer von 10 ns innerhalb einer Zykluszeit ist zulässig.

2) Zusatzbedingung für U 6548 DC35: $(U_{CC} - U_{IH})_{max} = 2,8 V$

3) Gilt nur für kombinierten Lese-Schreib-Zyklus

4) U_L - Absinken der Betriebsspannung5) U_H - Ansteigen der BetriebsspannungKenngrößen

Die Kenngrößen in der folgenden Tabelle gelten für die vorher genannten Betriebsbedingungen, wenn nicht anders angegeben.

Alle Spannungen sind auf $U_{SS} = 0$ V (Masse) zu beziehen.

	Kurzzeichen	U 6548 DC35		U 6548 DC20		Einheit
		min.	max.	min.	max.	
Stromaufnahme im Ruhezustand $U_{IL} = U_{SS}$ $U_{IH} = U_{CC}$ $U_{CC} = 5,5$ V	I_{CCR}	-	50	-	50	μ A
Eingangsleckstrom $U_{IL} = U_{SS}$ $U_{IH} = U_{CC}$ $U_{CC} = 5,5$ V	I_{LI}	-1	1	-1	1	μ A
L-Ausgangsspannung $U_{CC} = 4,5$ V $I_{OL} = 8$ mA	U_{OL}	-	0,4	-	0,4	V
H-Ausgangsspannung $U_{CC} = 4,5$ V $I_{OH} = -4$ mA	U_{OH}	2,4	-	2,4	-	V
\overline{CS} -Zugriffszeit	t_{CLQV}	-	35	-	20	ns
Stromaufnahme im Schlafzustand $U_{CC} = 3$ V $U_{IL} = U_{SS}$ $U_{IH} = U_{CC}$	I_{CCS}	-	10	-	10	μ A
Dynamische Stromaufnahme bei 10 MHz $U_{CC} = 5$ V für CS: $U_{IL} = U_{SS}$ $U_{IH} = U_{CC}$	I_{CCO}	-	20	-	20	mA
Eingangskapazität	C_I	-	5	-	5	pF
Verzögerungszeit \overline{CS} /Ausgang hochohmig $U_{CC} = 5$ V $U_{IL} = U_{SS}$ $U_{IH} = U_{CC}$	t_{CHQZ}	0	15	0	10	ns
Verzögerungszeit \overline{WE} /Ausgang hochohmig $U_{CC} = 5$ V, $U_{IH} = U_{CC}$ $U_{IL} = U_{SS}$	t_{WLQZ}	0	15	0	10	ns

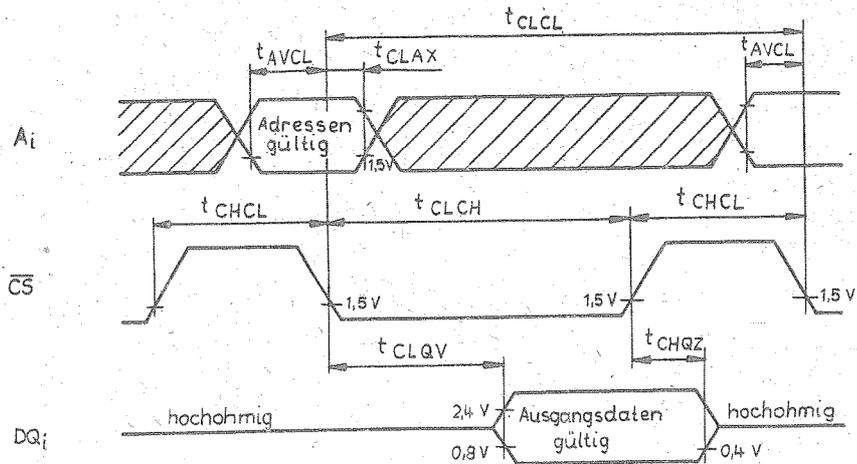


Bild 4: Lesezyklus ($\overline{WE} = H$)

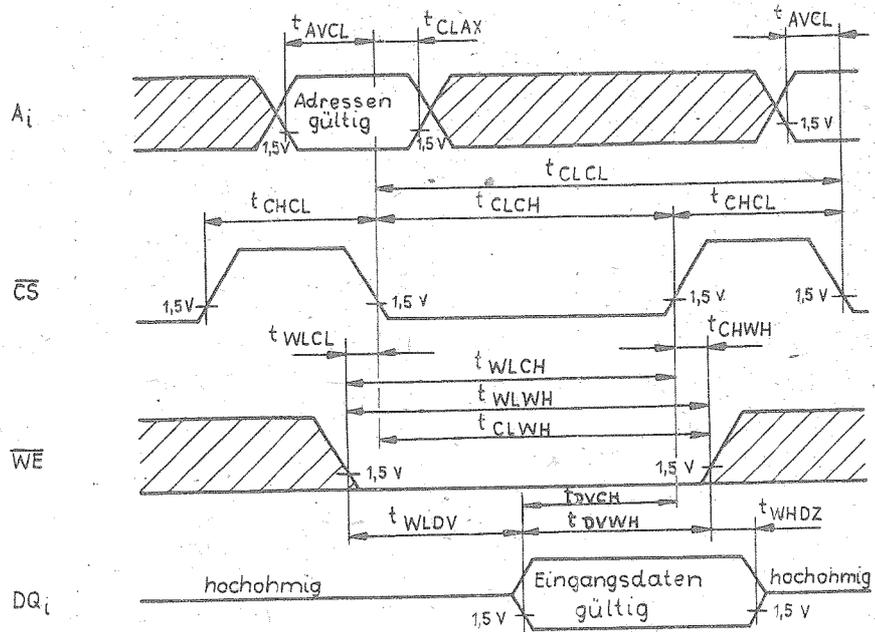


Bild 5: Schreibzyklus ($\overline{WE} = L$)

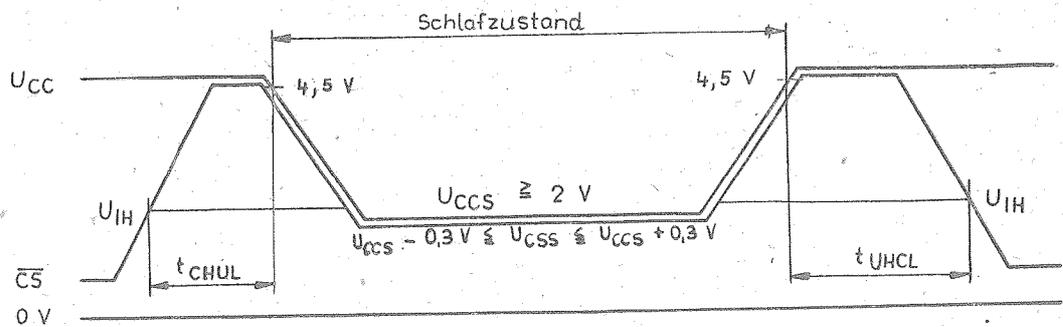


Bild 6: Schlafzustand

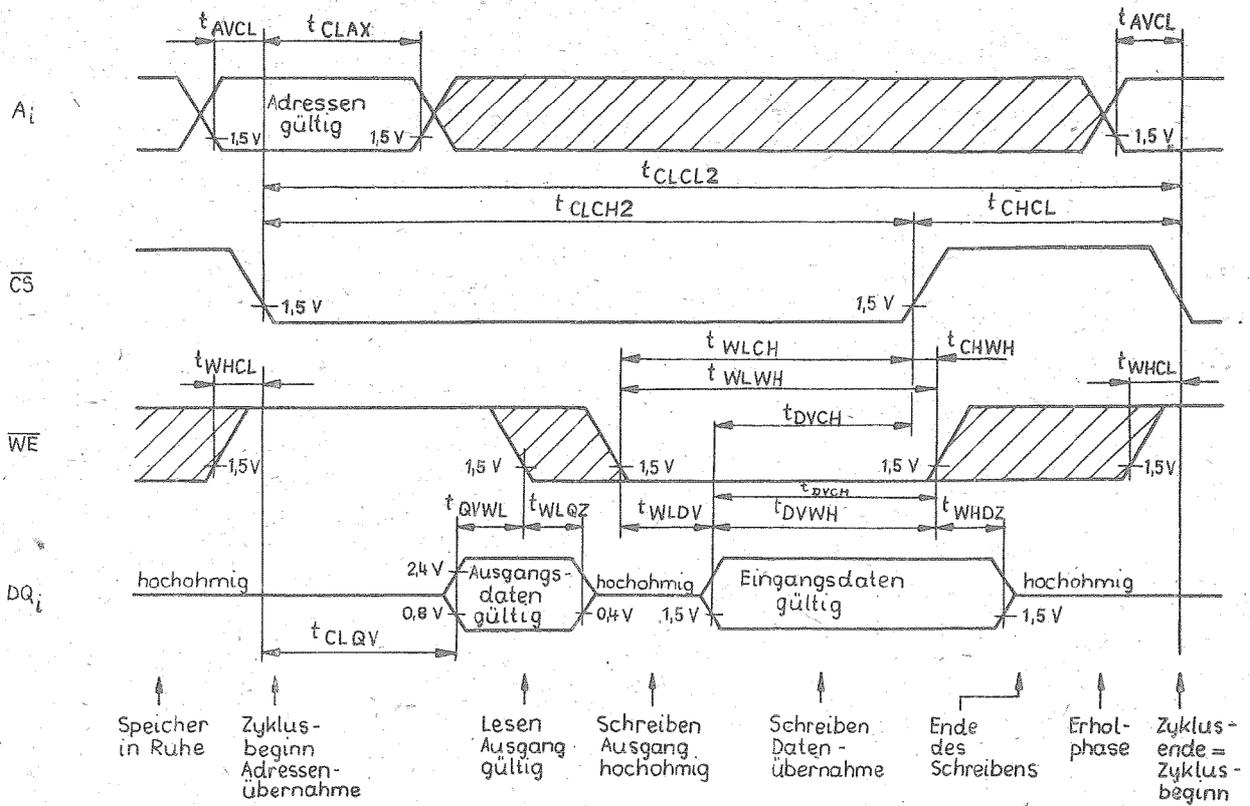


Bild 7: Lese-/Schreibzyklus

Die vorliegenden Datenblätter dienen ausschließlich der Information!
Es können daraus keine Liefermöglichkeiten oder Produktionsverbindlichkeiten abgeleitet werden.
Änderungen im Sinne des technischen Fortschritts sind vorbehalten.



Herausgeber:
veb applikationszentrum elektronik berlin
im veb kombinat mikroelektronik

Mainzer Straße 25
Berlin, 1035
Telefon: 5 80 05 21, Telex: 011 2981 011 3055